

Chapitre IV : Les circuits séquentiel

V.1 Introduction

Circuit séquentiel : circuit dont l'état des sorties dépend non seulement des entrées mais également de l'état antérieur des sorties. Ces circuits doivent donc être capables de mémoriser.

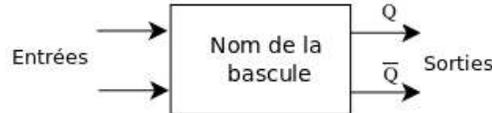
Les fonctions séquentielles de base sont : la mémorisation, le décalage et le comptage.

Les bascules que l'on peut considérer comme des mémoires élémentaires, sont les briques de base des circuits séquentiels. Ce sont les circuits de mémorisation les plus répandus dans les systèmes numériques en raison de leur rapidité de fonctionnement, de la facilité d'écriture et de lecture d'information, et de la grande simplicité de leur interconnexion avec des portes logiques.

V.2 Définitions

Un circuit séquentiel est un système bouclé permettant la conservation d'un état dépendant de la valeur des variables d'entrée ainsi que de l'état antérieur du système.

La bascule constitue le système séquentiel de base et permet de mémoriser un élément d'information élémentaire appelé bit.



Q : est la variable de sortie de la bascule. Si $Q=1$, on dit que l'état de la bascule est à 1. Sinon, l'état de la bascule est à 0.

\bar{Q} : C'est l'inverse de la variable de sortie Q .

Nom de la bascule : il indique les entrées de la bascule en question. On distingue quatre bascules de base :

- La bascule R-S
- La bascule D
- La bascule J-K
- La bascule T

Système asynchrone : un système séquentiel est asynchrone si à partir de l'instant où on applique un vecteur d'entrée, son évolution est incontrôlable de l'extérieur.

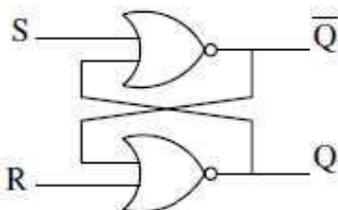
Système synchrone : un système séquentiel est synchrone si son évolution est contrôlable de l'extérieur par un signal d'horloge.

V.3 Bascule RS

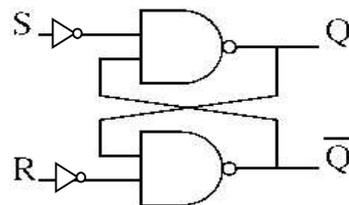
La bascule R-S est un circuit forme de deux portes logiques NOR ou NAND. Ce circuit possède deux entrées et deux sorties :

- S pour la mise à 1 de la bascule ;
- R pour la remise à 0 de la bascule ;
- Les sorties Q et \bar{Q}

Le schéma de la bascule R-S est le suivant :



Réalisation à l'aide de portes NOR



Réalisation à l'aide de portes NAND

On désigne par :

Q_t : La variable de sortie a l'instant t (l'état présent de la bascule)

Q_{t+1} : La variable de sortie a l'instant $t+1$ (l'état future de la bascule)

La bascule RS est le circuit séquentiel le plus simple. C'est une bascule asynchrone, et toutes les autres bascules, synchrones ou asynchrones, reposent sur cette bascule.

Son rôle consiste à mémoriser une information fugitive, selon le fonctionnement suivant : une apparition, même fugitive, de S entraîne un état stable $Q=1$, et une apparition, même fugitive, de R entraîne un état stable $Q=0$.

• **Fonctionnement**

S	R	Q_t	Q_{t+1}
0	0	0	0
0	0	1	1
0	1	0	0
0	1	1	0
1	0	0	1
1	0	1	1
1	1	0	X
1	1	1	X

S	R	Q_{t+1}	
0	0	Q_t	→ mémorisation
0	1	0	→ mise à 0
1	0	1	→ mise à 1
1	1	X	→ interdit

$S \backslash RQ_t$	00	01	11	10
0	0	1	0	0
1	1	1	x	x

Donc $Q_{t+1} = S + \bar{R}.Q_t$ est l'équation caractéristique de la bascule RS.

• **Fonctionnement de la bascule avec des NOR**

➤ quand $R = S = 0$, il y a deux possibilités et nous verrons que l'état pris par la bascule dépend des valeurs appliquées précédemment aux entrées :

Si $Q = 0 \Rightarrow \bar{Q} = 1$ et $Q = 0$

Si $Q = 1 \Rightarrow \bar{Q} = 0$ et $Q = 1$

➤ Examinons si $S = 1$ et $R = 0$

Si $Q = 0$ et $S = 1 \Rightarrow Q = 1$

Si $Q = 1$ et $S = 1 \Rightarrow Q = 1 \Rightarrow Q$ reste à 1

\Rightarrow opération de mise à 1 \Rightarrow SET

➤ Si on applique $R = 1$ et $S = 0$

Si $Q = 0$ et $R = 1 \Rightarrow Q = 0 \Rightarrow \bar{Q} = 1$

Si $Q = 1$ et $R = 1 \Rightarrow Q = 0 \Rightarrow \bar{Q} = 1$

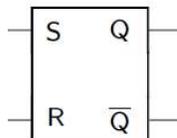
\Rightarrow opération de mise à 0 \Rightarrow RESET

➤ $R = S = 1 \Rightarrow Q = \bar{Q} = 0$

Condition indésirable, puisque Q et \bar{Q} doivent être l'inverse l'un de l'autre, de plus, incertitude lorsque S et R reviennent à 0 $\Rightarrow R = S = 1$ ne doit pas servir.

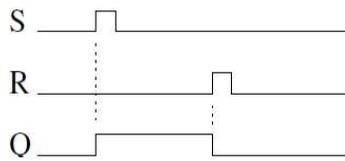
L'avantage principal de la bascule RS est sa simplicité. Ses principaux inconvénients sont le fait qu'elle soit asynchrone, sa sensibilité aux parasites (tout bruit présent sur l'une des entrées de la bascule RS peut modifier l'état de la sortie), et le fait qu'il existe un état interdit pour $R=S=1$.

• **Symbole**



• **Diagramme temporel**

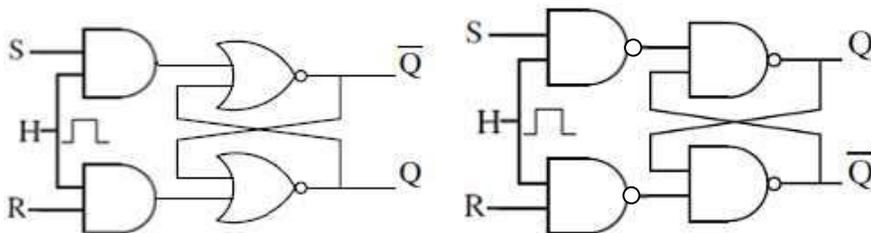
Quand une impulsion est appliquée à 1 entrée pour imposer un certain état à la bascule, celle-ci demeure dans cet état, même après que l'impulsion ait disparu. Q garde son état lorsque S passe de 1 à 0 et lorsque R passe de 1 à 0.



V.4 Bascule RS synchrone ou bascule RSH

La bascule RSH est une bascule RS synchronisée par un signal d'horloge H. Lorsque H est au niveau bas, la bascule fonctionne comme une mémoire (maintient son état quelque soient les niveaux appliqués aux entrées R S), et lorsque H est au niveau haut, la bascule fonctionne comme une bascule RS classique, et conserve donc les états interdits pour $R=S=1$.

- **Réalisation**

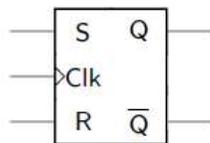


La sortie est indiquée est vaut Q_t avant le front de l'horloge et Q_{t+1} après le front de l'horloge. S et R n'influent Q que lorsque l'horloge est au niveau haut.

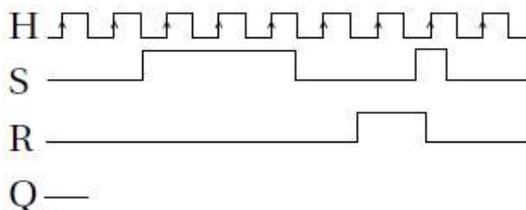
- **Fonctionnement**

S	R	H	Q_{t+1}
X	X	0	Q_t
0	0	1	Q_t
0	1	1	1
1	0	1	0
1	1	X	X

- **Symbole**



Exemple



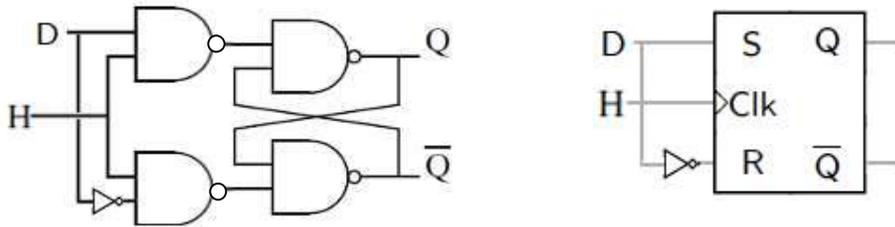
V.5 Bascule à verrouillage (D-latch)

La D-latch est une bascule RSH pour laquelle on n'a conservé que les deux combinaisons $RS=(0,1)$ et $RS=(1,0)$. La D-latch a une seule entrée, nommée D. La table de vérité du bascule D est donnée par :

D _t	Q_{t+1}
0	0
1	1

Et s'équation caractéristique $Q_{t+1} = D_t$

- **Réalisation**



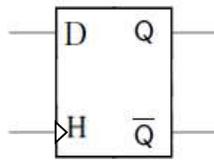
- **Fonctionnement**

Quand $H = 0 \rightarrow$ l'entrée D n'a aucun effet (mémoire) ;

Quand $H = 1 \rightarrow Q$ suit les changements de D \rightarrow la bascule est transparente.

La D-latch n'a pas d'état interdit et est transparente sur le niveau haut de l'horloge.

- **Symbole**



V.6 Bascule J-K

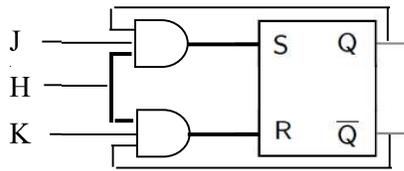
La bascule J-K diffère de la bascule R-S du fait que quand les deux variables d'entrées passent simultanément à 1, l'état de la bascule (la sortie) n'est pas indéterminé. La table de vérité du bascule J-K est donnée par :

J	K	Q_t	Q_{t+1}
0	0	0	0
0	0	1	1
0	1	0	0
0	1	1	0
1	0	0	1
1	0	1	1
1	1	0	1
1	1	1	0

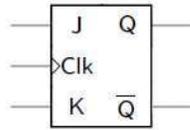
J	K	H	Q_{t+1}	
X	X	0	Q_t	
0	0	1	Q_t	mémorisation
1	0	1	1	forçage à 1
0	1	1	0	forçage à 0
1	1	1	$\overline{Q_t}$	commutation

Donc l'équation caractéristique: $Q_{t+1} = \bar{K} \cdot Q_t + J \cdot \bar{Q}_t$

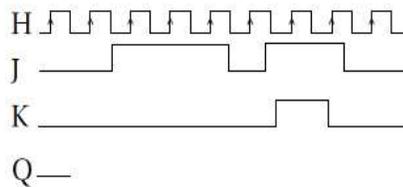
$J \backslash KQ_t$	00	01	11	10
0	0	1	0	0
1	1	1	0	1



- **Symbole**



Exemple



V.7 Bascule T :

La bascule T est une bascule RSH pour laquelle on n'a conservé que les deux combinaisons RS=(0,1) et RS=(1,0). La bascule T a une seule entrée, nommée T. La table de vérité du bascule T est donnée par :

T	Q_{t+1}
0	1
1	0

- **Le schéma :**

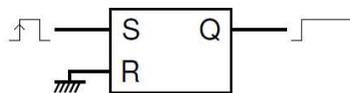


V.8 Quelques applications des bascules

a) **Mémoire :** mémorisation d'une information fugitive.

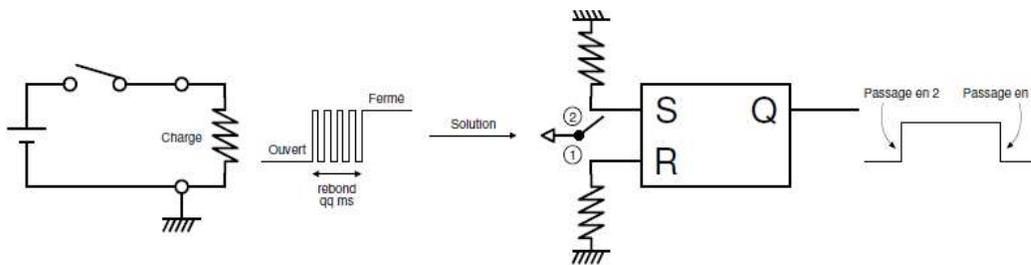
Exemple

Mémorisation d'une commande de marche



b) Division de fréquence

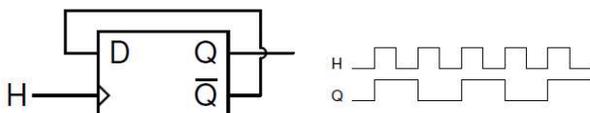
Exemple



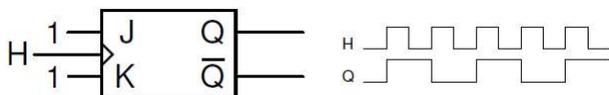
La division de fréquence par 2 (et donc 2^N) peut être réalisée facilement à l'aide des différents bascules.

➤ Bascule D

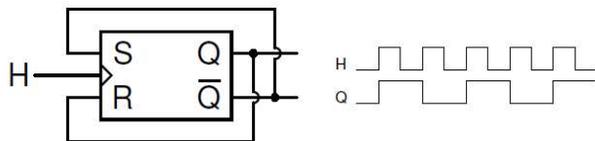
On veut $D_t = \bar{Q}_t$ $Q_{t+1} = \bar{Q}_t$



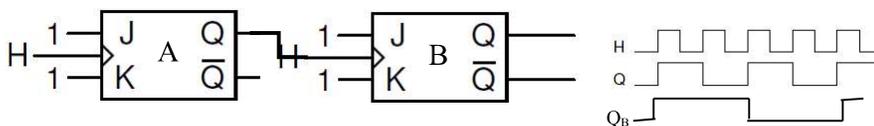
➤ JK



➤ Bascule RS



Si on désire de diviser une fréquence par quatre on peut relier une autre bascule de tel sorte que la sortie de la première bascule est l'horloge de la deuxième.

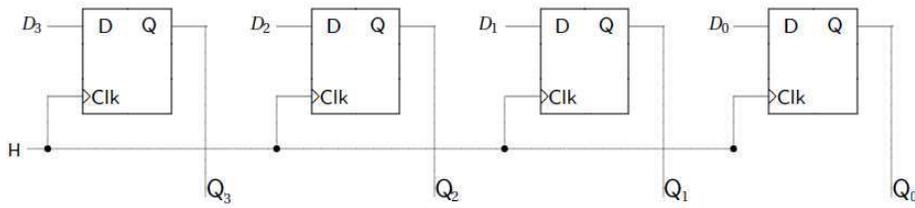


Si on place trois bascules JK suivant le schéma précédent on aura une division par huit ; si on place quatre bascules on aura une division par seize et on place n on aura une division par 2^n .

c) Registres

Un registre est un circuit constitué de n bascules synchronisées permettant de stocker temporairement un mot binaire de n bits. Le schéma d'un tel système comporte autant de bascules (de type D) que d'éléments binaires à mémoriser. Toutes les bascules sont commandées par le même signal d'horloge.

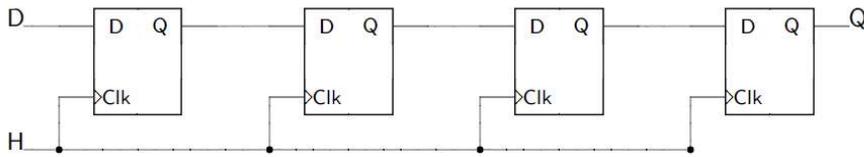
- **Registre de mémorisation : écriture et lecture parallèles**



Dans ce schéma, les 4 bits sont chargées en parallèle et lues en parallèle.

- **Registres à décalage**

Un registre à décalage consiste à décaler bit par bit un mot binaire soit vers la gauche, soit vers la droite.



Après 4 cycles d'horloge, les 4 bits sont entrés dans le registre. Après 4 autres cycles d'horloge, les 4 bits sont déplacés vers la sortie. Leur application est essentiellement le calcul arithmétique binaire.